

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-074733

(43)Date of publication of application : 16.03.1999

(51)Int.Cl.

H03D 7/14

H04B 1/26

(21)Application number : 09-233906

(71)Applicant : NEC CORP

(22)Date of filing : 29.08.1997

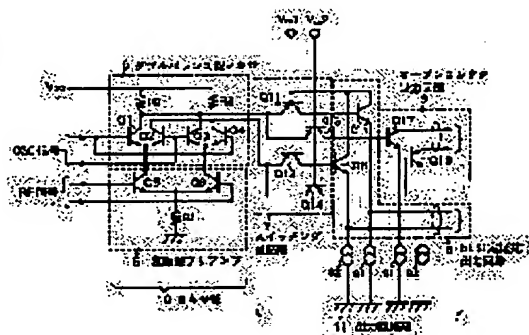
(72)Inventor : OTOJIMA SHINJI

## (54) INTEGRATED CIRCUIT FOR FREQUENCY CONVERSION

## (57)Abstract:

PROBLEM TO BE SOLVED: To allow the integrated circuit to contribute to improvement of the operability and the productivity as well as small size, light weight and high circuit integration by allowing the integrated circuit to cope with a 50 ohm constant resistance output form and an open collector (dealing with high impedance) output form regardless of a filter or an impedance connecting to a post- stage.

SOLUTION: Both a 50 ohm constant resistance output circuit 8 and an open collector output circuit 9 are provided as an output circuit section 11, a switching circuit section 7 is provided between a mixer section 10 and the output circuit section 11 and an output IF signal from the mixer section 10 is given selectively to the 50 ohm constant resistance output circuit 8 or the open collector output circuit 9. Since the integrated circuit copes with either of the two integrated circuits having the 50 ohm constant resistance output circuit and the open collector output circuit separately, the two integrated circuits having been designed exclusively for each system are coped with the design of one integrated circuit.



## LEGAL STATUS

[Date of request for examination] 29.08.1997

[Date of sending the examiner's decision of rejection] 22.02.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号 ✓

特開平11-74733

(43) 公開日 平成11年(1999) 3月16日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 3 D 7/14

H 0 3 D 7/14

C

H 0 4 B 1/26

H 0 4 B 1/26

B

審査請求 有 請求項の数 3 O L (全 5 頁)

(21) 出願番号

特願平9-233906

(22) 出願日

平成9年(1997) 8月29日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 音島 伸司

東京都港区芝五丁目7番1号 日本電気株式会社内

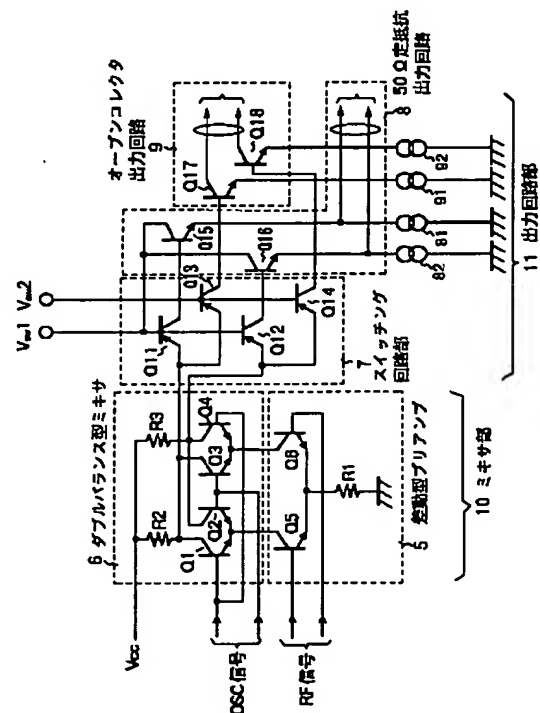
(74) 代理人 弁理士 松浦 兼行

(54) 【発明の名称】 周波数変換用集積回路

(57) 【要約】

【課題】 従来は I C 後段に接続されるフィルタのインピーダンス値に応じて、50Ω定抵抗出力回路又はオープンコレクタ出力回路のいずれかに固定／専用設計する必要があり、また、上記の従来の周波数変換用 I C では、製造ラインの確保や管理工程についても、全く別に分けて行わなければならない。

【解決手段】 出力回路部 11 として、50Ω定抵抗出力回路 8 とオープンコレクタ出力回路 9 の両方を設け、更にミキサ部 10 と出力回路部 11 の間に、スイッチング回路部 7 を設け、ミキサ部 10 の出力 I F 信号を 50Ω定抵抗出力回路 8 とオープンコレクタ出力回路 9 の一方に選択入力する。従って、50Ω定抵抗出力回路とオープンコレクタ出力回路を別々に有する 2 つの集積回路のいずれにも対応できるため、従来各システム毎に専用設計する必要のあった 2 つの集積回路を、一つの集積回路の設計のみで対応できる。



## 1

## 【特許請求の範囲】

【請求項 1】 入力高周波信号と局部発振周波数信号とのミキシングを行うミキサ部と、  
出力回路形式の互いに異なる複数の出力回路と、  
前記ミキサ部の出力信号を前記複数の出力回路のうちのいずれか一の出力回路のみに選択的に供給するスイッチング回路とを有することを特徴とする周波数変換用集積回路。

【請求項 2】 前記ミキサ部は、前記高周波信号が入力される差動型プリアンプと、前記局部発振周波数信号と前記差動型プリアンプの出力高周波信号との差の周波数変換を行った信号を出力するダブルバランス型ミキサとからなり、前記複数の出力回路は、オープンコレクタ出力回路と定抵抗出力回路であることを特徴とする請求項 1 記載の周波数変換用集積回路。

【請求項 3】 前記スイッチング回路は、ベースにスイッチング信号が互いに独立に供給され、エミッタに前記ミキサ部の出力信号がそれぞれ入力され、コレクタがそれぞれ前記複数の出力回路のうち対応する出力回路の入力端子に接続された、複数のスイッチング用 PNP トランジスタからなることを特徴とする請求項 1 又は 2 記載の周波数変換用集積回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は周波数変換用集積回路に係り、特に移動体通信機で用いる周波数変換用集積回路に関する。

## 【0002】

【従来の技術】従来の周波数変換用集積回路（IC）は、ギルバート・セル型のダブル・バランスド・ミキサ方式を採用しており、2 入力（RF 信号：受信周波数信号、OSC 信号：局部発振周波数信号の 2 つのそれぞれ異なる周波数信号）、1 出力（IF 信号：RF 信号と OSC 信号の差分周波数信号）の 3 ポート構成の掛算回路で図 2（a）に示すミキサ部を構成し、出力形式は図 2（b）に示す 50 Ω 定抵抗出力タイプ、または図 2（c）に示すようなオープン・コレクタ出力タイプのいずれかの方式に設定し、個々に IC 化されていた。

【0003】次に、図 2 と共に周波数変換ためのコンバータ回路の動作について説明する。図 2（a）はミキサ部の等価回路を示す。このミキサ部の基本回路構成は、エミッタが抵抗 R1 を共通に介して接地されている NPN トランジスタ Q5 及び Q6 で構成される差動型プリアンプ 1 と、トランジスタ Q5 のコレクタにエミッタが共通接続された NPN トランジスタ Q1 及び Q2、並びにトランジスタ Q6 のコレクタにエミッタが共通接続された NPN トランジスタ Q3 及び Q4 で構成されるダブルバランス型ミキサ 2 からなる、マルチプライヤ方式となっている。

【0004】トランジスタ Q1 及び Q3 のコレクタは抵

## 2

抗 R2 を共通に介して高電位側電源端子に接続され、トランジスタ Q2 及び Q4 のコレクタも抵抗 R3 を共通に介して上記高電位側電源端子に接続されている。ダブルバランス型ミキサ（ミキシング部）2 は、トランジスタ Q1～Q4 それぞれのエミッタに差動型プリアンプ 1 を経た RF 信号が入力され、またトランジスタ Q1 及び Q4 の共通ベースと、トランジスタ Q2 及び Q3 の共通ベースには互いに逆極性の OSC 信号が入力され、トランジスタ Q1～Q4 の非直線特性部分で RF 信号と OSC 信号のビート周波数（IF 信号）を生成する。

【0005】上記のミキサ部の出力 IF 信号は、図 2（b）に示す 50 Ω 定抵抗出力回路 3、又は図 2（c）に示すオープンコレクタ出力回路 4 を介して IC の外部へ出力される。ここで、50 Ω 定抵抗出力回路 3 は、エミッタが定電流源 31 に接続され、ベースがトランジスタ Q2 と Q4 のコレクタに接続された第 1 のエミッタフォロウを構成する NPN トランジスタ Q7 と、エミッタが定電流源 32 に接続され、ベースがトランジスタ Q1 と Q3 のコレクタに接続された第 2 のエミッタフォロウを構成する NPN トランジスタ Q8 とからなる。

【0006】また、オープンコレクタ出力回路 4 は、エミッタが定電流源 41 に接続され、ベースがトランジスタ Q1 と Q3 のコレクタに接続された第 1 の NPN トランジスタ Q9 と、エミッタが定電流源 42 に接続され、ベースがトランジスタ Q2 と Q4 のコレクタに接続された第 2 の NPN トランジスタ Q10 とからなり、トランジスタ Q9 及び Q10 のオープンコレクタから出力を取り出す構成である。

## 【0007】

【発明が解決しようとする課題】しかるに、上記の従来の周波数変換用集積回路は、移動体通信機器に使用される場合、周波数変換後に接続される、フィルタ及びインピーダンスによって出力形式が異なるため、各システム毎に専用設計しなければならないという問題がある。

【0008】すなわち、従来、移動体通信機器で使用する周波数変換用集積回路（IC）では、各端末機器に周波数変換後の IF 周波数（第 1 中間周波数は PDC：130.0 MHz、PHS：243.95 MHz）が異なるために、IC 後段に接続されるフィルタも各端末機／周波数毎に専用設計・開発されていた。フィルタのインピーダンス値も、個々に 50 Ω 定抵抗／ハイインピーダンスのいずれかになっているため、周波数変換用 IC は内部に設ける出力回路形式を図 2（b）に示した 50 Ω 定抵抗出力回路 3、又は図 2（c）に示したオープンコレクタ（ハイインピーダンス対応）出力回路 4 のいずれかに固定／専用設計する必要がある。

【0009】また、上記の従来の周波数変換用 IC では、製造ラインの確保や管理工程についても、全く別に分けて行わなければならないという問題がある。その理由は、周波数変換用 IC の出力形式が、50 Ω 定抵抗出

## 3

力形式又はオープンコレクタ（ハイインピーダンス対応）出力形式であるため、ICの量産工程において選別条件／評価項目の共通化が図れないからである。そこで、従来は、周波数変換用ICの製造に際しては、製造ラインの確保や管理工程を分けて行う必要がある。

【0010】本発明は以上の点に鑑みなされたもので、後段に接続されるフィルタやインピーダンスにかかわらず、50Ω定抵抗出力形式及びオープンコレクタ（ハイインピーダンス対応）出力形式の両方に対応でき、もって小型、軽量化、高集積化のみならず、操作性の向上や生産性の向上にも寄与し得る周波数変換用集積回路を提供することを目的とする。

## 【0011】

【課題を解決するための手段】本発明は上記の目的を達成するため、入力高周波信号と局部発振周波数信号とのミキシングを行うミキサ部と、出力回路形式の互いに異なる複数の出力回路と、ミキサ部の出力信号を複数の出力回路のうちのいずれかの出力回路のみに選択的に供給するスイッチング回路とを有する構成としたものである。

【0012】本発明では、ミキサ部により周波数変換された信号を、出力回路形式の異なる複数の出力回路のうち、後続するフィルタなどのインピーダンスに応じた最適な出力回路に、スイッチング回路により選択入力するようにしたため、一つの集積回路で、複数の出力回路のそれぞれを別々に有する複数の集積回路のいずれにも対応できる。

## 【0013】

【発明の実施の形態】次に、本発明の実施の形態について図面と共に説明する。図1は本発明になる周波数変換用集積回路の一実施の形態の等価回路図を示す。この実施の形態は、ミキサ部10及びスイッチング機能を持った出力回路部11とから構成されている移動体通信機用ダウンコンバータICであり、プラスチックモールドにより樹脂封止された半導体集積回路（IC、LSI）又はセラミックにより気密封止された半導体集積回路（IC、LSI）からなる。

【0014】ミキサ部10は、エミッタが抵抗R1を共通に介して接地されているNPNトランジスタQ5及びQ6で構成される差動型プリアンプ5と、トランジスタQ5のコレクタにエミッタが共通接続されたNPNトランジスタQ1及びQ2、並びにトランジスタQ6のコレクタにエミッタが共通接続されたNPNトランジスタQ3及びQ4で構成されるダブルバランス型ミキサ6からなる、マルチブライヤ方式ミキサの構成とされている。トランジスタQ1及びQ3のコレクタは抵抗R2を共通に介して高電位側電源端子に接続され、トランジスタQ2及びQ4のコレクタも抵抗R3を共通に介して上記高電位側電源端子に接続されている。

【0015】出力回路部11は出力形式を選択切り換え

## 4

するスイッチング回路部7と、50Ω定抵抗出力回路8と、オープンコレクタ出力回路9とから構成されている。スイッチング回路部7は、エミッタがトランジスタQ1及びQ3の両コレクタに共通接続されたPNPトランジスタQ11及びQ13と、エミッタがトランジスタQ2及びQ4の両コレクタに共通接続されたPNPトランジスタQ12及びQ14とから構成されており、トランジスタQ11及びQ12の各ベースには第1のスイッチング信号V<sub>SW1</sub>が供給され、トランジスタQ13及びQ14の各ベースには第2のスイッチング信号V<sub>SW2</sub>が供給される構成とされている。

【0016】また、50Ω定抵抗出力回路8は、ベースがトランジスタQ11のコレクタに接続され、かつ、コレクタがQ11及びQ12のベースに接続されたNPNトランジスタQ15と、ベースがトランジスタQ12のコレクタに接続され、かつ、コレクタがQ11及びQ12のベースに接続されたNPNトランジスタQ16とから構成されており、トランジスタQ15、Q16のエミッタには定電流源81、82に接続されている。

【0017】更に、オープンコレクタ出力回路9は、ベースがトランジスタQ13のコレクタに接続されたオープンコレクタのNPNトランジスタQ17と、ベースがトランジスタQ14のコレクタに接続されたオープンコレクタのNPNトランジスタQ18とから構成されており、トランジスタQ17、Q18のエミッタには定電流源91、92が接続されている。

【0018】次に、この実施の形態の動作について図1と共に詳細に説明する。外部から入力されたRF信号（差動信号）は、RF入力端子を介して差動型プリアンプ5を介してダブルバランス型ミキサ6のトランジスタQ1～Q4のエミッタに入力される。一方、トランジスタQ1及びQ4の共通ベースと、トランジスタQ2及びQ3の共通ベースには互いに逆極性のOSC信号が入力され、トランジスタQ1～Q4の非直線特性部分でRF信号とOSC信号のビート周波数（IF信号）を生成する。このダブルバランス型ミキサ6の出力IF信号は、IC内の信号ラインを介して電圧制御方式のスイッチング回路部7を構成するトランジスタQ11及びQ13のエミッタと、トランジスタQ12及びQ14のエミッタに入力される。

【0019】一方、ICの出力切り換えスイッチ端子にスイッチング信号V<sub>SW1</sub>及びV<sub>SW2</sub>が入力される。ここで、この周波数変換用ICの後段に接続される図示しないフィルタのインピーダンス値が50Ω定抵抗になっているときには、第1のスイッチング信号V<sub>SW1</sub>がローレベルで、かつ、第2のスイッチング信号V<sub>SW2</sub>がハイレベルとされ、その結果、トランジスタQ11及びQ12がそれぞれオン、トランジスタQ13及びQ14がそれぞれオフとされる。

【0020】これにより、ダブルバランス型ミキサ6の

## 5

出力 I F 信号は、トランジスタ Q 13 及び Q 14 により伝送が阻止される一方、トランジスタ Q 11、Q 12 をそれぞれ通して、50  $\Omega$  定抵抗出力回路 8 内のエミッタフォロワを構成するトランジスタ Q 15、Q 16 のベースに供給され、ここでインピーダンス変換されて、50  $\Omega$  定抵抗出力回路 8 から出力される。

【0021】これに対し、この周波数変換用 IC の後段に接続される図示しないフィルタのインピーダンス値が高インピーダンスになっているときには、第 1 のスイッチング信号 V<sub>SW1</sub> がハイレベルで、かつ、第 2 のスイッチング信号 V<sub>SW2</sub> がローレベルとされ、その結果、トランジスタ Q 11 及び Q 12 がそれぞれオフ、トランジスタ Q 13 及び Q 14 がそれぞれオンとされる。

【0022】これにより、ダブルバランス型ミキサ 6 の出力 I F 信号は、トランジスタ Q 11 及び Q 12 により伝送が阻止される一方、トランジスタ Q 13、Q 14 をそれぞれ通して、オープンコレクタ出力回路 9 を構成するトランジスタ Q 17、Q 18 のベースに供給された後、そのコレクタより取り出されて出力される。

【0023】このように、この実施の形態によれば、2 つのスイッチング信号 V<sub>SW1</sub> 及び V<sub>SW2</sub> の論理値を設定することにより、ダブルバランス型ミキサ 6 の出力 I F 信号は、スイッチング回路部 7 により 50  $\Omega$  定抵抗出力回路 8 及びオープンコレクタ出力回路 9 の一方に選択的に入力されて取り出されるため、後続のフィルタのインピーダンスによって IC の出力回路形式が異なっても、一つのダウンコンバータ用の IC でいずれにも対応できる。よって、製造ラインの確保や管理工程も同じにできる。

【0024】なお、本発明は上記の実施の形態に限定されるものではなく、例えばミキサ部 10 はマルチプライヤ方式に限定されるものではなく、また、スイッチング回路部 7 は電圧制御型のスイッチング用 PNP トランジ

## 6

スタ Q 11 ~ Q 14 を使用することで損失を極力抑えるようにしているが、これに限定されるものではない。

【0025】

【発明の効果】以上説明したように、本発明によれば、ミキサ部により周波数変換された信号を、出力回路形式の異なる複数の出力回路のうち、後続するフィルタなどのインピーダンスに応じた最適な出力回路に、スイッチング回路により選択入力することで、一つの集積回路で、複数の出力回路のそれぞれを別々に有する複数の集積回路のいずれにも対応できるようにしたため、従来各システム毎に専用設計する必要のあった複数の集積回路を、一つの集積回路の設計のみで対応でき、よって移動体通信機用ダウンコンバータ IC のような、システムにより出力回路形式の異なる IC に適用して好適である。

【0026】また、本発明によれば、集積回路の量産工程において選別条件／評価項目の共通化が図れるため、製造ラインの確保や管理工程を分けて行う必要がなく、小型、軽量化、高集積化のみならず、操作性や生産性を向上できる。

【図面の簡単な説明】

【図 1】本発明の一実施の形態の等価回路図である。

【図 2】従来の要部の一例の等価回路図と、出力回路と接続された各例の等価回路図である。

【符号の説明】

5 差動型プリアンプ

6 ダブルバランス型ミキサ

7 スwitching 回路部

8 50  $\Omega$  定抵抗出力回路

9 オープンコレクタ出力回路

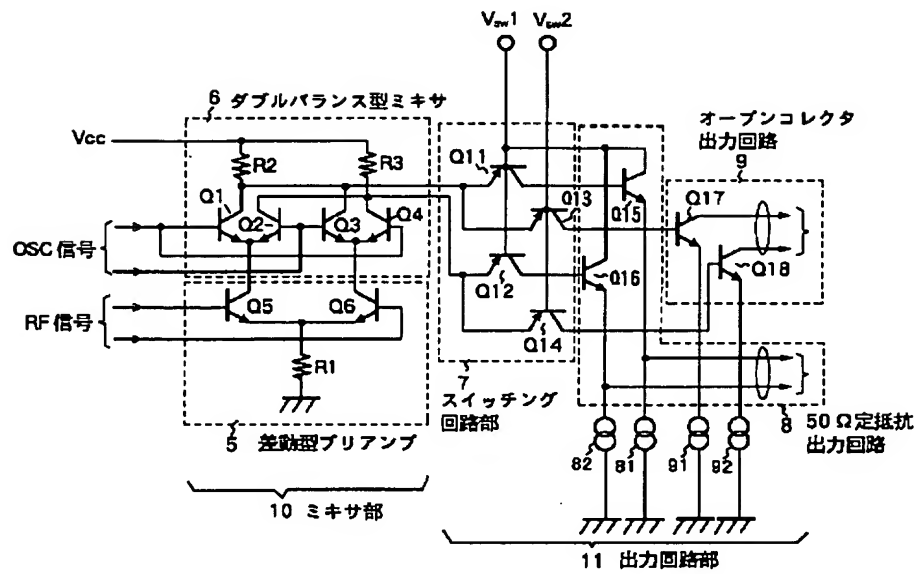
10 ミキサ部

11 出力回路部

Q 1 ~ Q 6、Q 15 ~ Q 18 NPN トランジスタ

Q 11 ~ Q 14 スwitching 用 PNP トランジスタ

【図 1】



【図 2】

